

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-340951

(43)Date of publication of application : 10.12.1999

(51)Int.Cl.

H04J 13/04  
H04L 27/22

(21)Application number : 10-141080

(71)Applicant : YRP IDOU TSUSHIN KIBAN GIJUTSU  
KENKYUSHO:KK

(22)Date of filing : 22.05.1998

(72)Inventor : IWAKIRI NAOHIKO

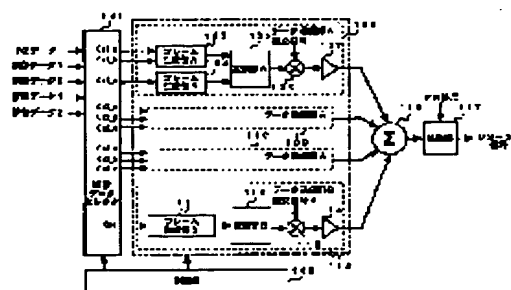
## (54) SPREAD SPECTRUM COMMUNICATION EQUIPMENT

## (57)Abstract:

PROBLEM TO BE SOLVED: To improve the communication quality of transmission through pluralities of channels where data different in quality, transmission rate and transmission delay coexist.

SOLUTION: One symbol of low speed data is divided and assigned to a Ch1-a(b), Ch21-a(b), and Ch3-a(b) and high speed data are assigned to Ch1-c, Ch2-c, and Ch3-c and QPSK modulation to change adaptively signal point arrangement of the latter by controlling a data period of the former is applied to each code channel.

Furthermore, when there are data to be sent, a proper data rate is set depending on a state of communication channels and quality required for each of data in parallel and phase shift keying such as BPSK or QPSK is applied to the data and the result is assigned to a Ch-4. Then all code channels are multiplexed and the multiplexed channels are transmitted.



## LEGAL STATUS

[Date of request for examination] 22.05.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2928776

[Date of registration] 14.05.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-340951

(43) 公開日 平成11年(1999)12月10日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 4 J 13/04

H 0 4 J 13/00

G

H 0 4 L 27/22

H 0 4 L 27/22

Z

審査請求 有 請求項の数 9 O L (全 18 頁)

(21) 出願番号 特願平10-141080

(22) 出願日 平成10年(1998) 5月22日

(71) 出願人 395022546

株式会社ワイ・アール・ビー移動通信基盤  
技術研究所

神奈川県横須賀市光の丘3番4号

(72) 発明者 岩 切 直 彦

神奈川県横須賀市光の丘3番4号 株式会  
社ワイ・アール・ビー移動通信基盤技術研  
究所内

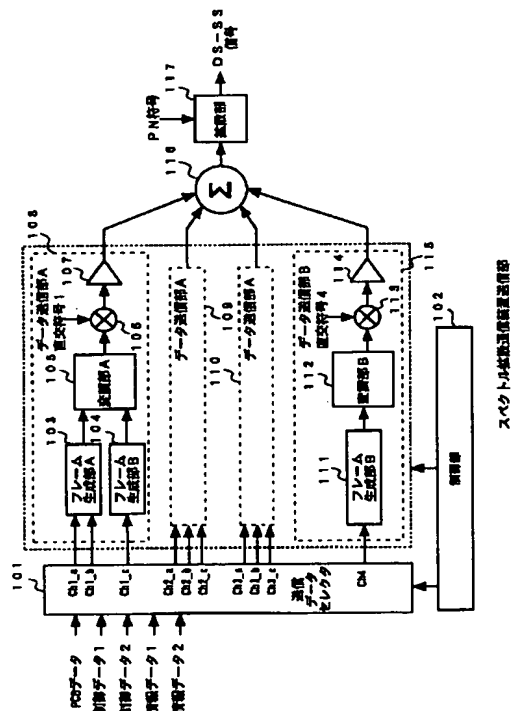
(74) 代理人 弁理士 浅見 保男 (外1名)

#### (54) 【発明の名称】 スペクトル拡散通信装置

#### (57) 【要約】

【課題】 品質、伝送レート、伝送遅延の異なるデータの混在した複数のチャンネル伝送について通信品質の向上を図る。

【解決手段】 低速データの1シンボルを分割してCh1\_a(b), Ch2\_a(b), Ch3\_a(b)に割り当て、高速データはCh1\_c, Ch2\_c, Ch3\_cに割り当て、前者のデータ周期を制御して後者の信号点配置を適応的に変化させるようなQPSK変調を各符号チャンネルについて行う。さらに伝送すべきデータがある場合は、並列に通信路の状況、データ毎に必要な品質に応じて適切なデータレートを設定してBPSKあるいはQPSKといった位相シフトキーイングを行い、Ch\_\_4に割り当てる。そして、全ての符号チャンネルを多重化して送信する。



## 【特許請求の範囲】

【請求項1】 第1のチャンネルのデータが第1の符号の場合、第1のチャンネルのデータ周期分連続的に第2のチャンネルのデータを、そのデータ値に応じて  $a \times \exp(jb)$  または  $a \times \exp(j(b + \pi))$  のいずれかの信号点配置を割り当ててQPSK変調し、第1のチャンネルのデータが第2の符号の場合、第1のチャンネルのデータ周期分連続的に第2のチャンネルのデータを、そのデータ値に応じて  $a \times \exp(j(b + \pi/2))$  または  $a \times \exp(j(b - \pi/2))$  のいずれかの信号点配置を割り当ててQPSK変調を行うQPSK変調手段と、

第3のチャンネルのデータのデータ値に応じて信号点配置を割り当てて位相シフトキーイングを行うPSK変調手段と、

伝送すべき複数のデータのそれぞれの重要度、通信路の回線品質に応じて、複数並列に配置された前記QPSK変調手段あるいは前記PSK変調手段に前記複数のデータをそれぞれ割り当てるセクタ手段と、

前記QPSK変調手段および前記PSK変調手段から出力される各変調シンボルを互いに異なる直交符号により並列に多重化する多重化手段とを備え、

前記セクタ手段は、前記伝送すべき複数の各データに要求されるデータレート、通信品質、遅延時間、通信路の回線品質に応じて、前記複数並列に配置された前記QPSK変調手段および前記PSK変調手段の複数系列に、並列に一つのデータを割り当てることが可能とされて、可変データレート伝送を行えるようにされていることを特徴とするスペクトル拡散通信装置。

【請求項2】 前記セクタ手段が前記QPSK変調手段あるいは前記PSK変調手段にデータを割り当てる際に、

1ビットのデータをそのデータレートより高速のクロックで複数データに分割し、該分割された分割データを、そのデータのデータレート、データの重要度、通信路の回線品質に応じて、前記複数並列に配置された前記QPSK変調手段の第1のチャンネルに割り当てることにより、前記伝送すべき第1のチャンネルのデータの処理利得を可変可能とし、前記伝送すべき第1のチャンネルのデータに要求される品質に合わせた処理利得で送信可能とするようにしたことを特徴とする請求項1記載のスペクトル拡散通信装置。

【請求項3】 第1のチャンネルのデータが第1の符号の場合、第1のチャンネルのデータ周期分連続的に第2のチャンネルのデータを、そのデータ値に応じて  $a \times \exp(jb)$  または  $a \times \exp(j(b + \pi))$  のいずれかの信号点配置を割り当ててQPSK変調し、第1のチャンネルのデータが第2の符号の場合、第1のチャンネルのデータ周期分連続的に第2のチャンネルのデータを、そのデータ値に応じて  $a \times \exp(j(b + \pi/2))$  または  $a \times \exp(j(b - \pi/2))$  のいずれ

2) または  $a \times \exp(j(b - \pi/2))$  のいずれかの信号点配置を割り当ててQPSK変調されたQPSK変調信号と、第3のチャンネルのデータのデータ値に応じて信号点配置を割り当ててPSK変調されたPSK変調信号とを、互いに異なる直交符号により並列に多重化して送信されたスペクトル拡散信号を、受信して復調するスペクトル拡散通信装置において、

逆拡散された受信信号の復調を、割り当てられた全てのチャンネルについて行い、さらに、第1のチャンネルおよび第2のチャンネルで生成される複素軟判定復調シンボルを記憶する遅延手段と、

前記複素軟判定復調シンボルをそれぞれ  $\pi/4$  あるいは  $-\pi/4$  位相回転させる移相回転手段と、

位相回転したそれぞれの出力の同相チャンネル成分 (Ich) について、自乗あるいは絶対値をとった値を前記データ周期に相当する時間だけ積分を行う2つの積分手段と、

該2つの積分手段において積分された積分値を比較し、 $\pi/4$  回転した方の積分値が大きい場合は第1の符号と判定し、それ以外の場合は第2の符号と判定して、判定された符号を前記第1のチャンネルの復調データとして出力する比較判定手段と、

前記遅延部に記憶された複素軟判定復調シンボルを、前記比較判定手段において第1の符号と判定された場合は  $\pi/4$ 、第2の符号と判定された場合は  $-\pi/4$  位相回転させた後の同相チャンネル成分を第2のチャンネルの復調データとして出力する移相手段と、

前記比較判定手段あるいは前記位相手段から出力された復調データを、適正な順に並び替えて出力する並べ替え手段と、

を備えることを特徴とするスペクトル拡散通信装置。

【請求項4】 第1のチャンネルのデータが第1の符号の場合、第1のチャンネルのデータ周期分連続的に第2のチャンネルのデータを、そのデータ値に応じて  $a \times \exp(jb)$  または  $a \times \exp(j(b + \pi))$  のいずれかの信号点配置を割り当ててQPSK変調し、第1のチャンネルのデータが第2の符号の場合、第1のチャンネルのデータ周期分連続的に第2のチャンネルのデータを、そのデータ値に応じて  $a \times \exp(j(b + \pi/2))$  または  $a \times \exp(j(b - \pi/2))$  のいずれかの信号点配置を割り当ててQPSK変調されたQPSK変調信号と、第3のチャンネルのデータのデータ値に応じて信号点配置を割り当ててPSK変調されたPSK変調信号とを、互いに異なる直交符号により並列に多重化して送信されたスペクトル拡散信号を、受信して復調するスペクトル拡散通信装置において、

逆拡散された受信信号の復調を、割り当てられた全てのチャンネルについて行い、さらに、第1のチャンネルおよび第2のチャンネルで生成される複素軟判定復調シンボルを記憶する遅延手段と、

前記複素軟判定復調シンボルについて、同相チャンネル成分と直交チャンネル成分とを乗算した結果の符号が、第 1 の極性の場合には前記複素軟判定復調シンボルの位相を  $\pi/4$  回転させ、乗算した結果の符号が、第 2 の極性の場合には前記複素軟判定復調シンボルの位相を  $-\pi/4$  回転させる位相回転手段と、

該位相回転手段により位相回転された前記複素軟判定復調シンボルの同相チャンネル成分の極性を一の極性として、前記データ周期に相当する時間だけ積分を行う積分手段と、

該積分手段における積分結果が第 1 の極性の場合には、第 1 の符号と判定し、該積分手段における積分結果が第 2 の極性の場合には、第 2 の符号と判定して、判定された符号を前記第 1 のチャンネルの復調データとして出力する比較判定手段と、前記遅延部に記憶された複素軟判定復調シンボルを、前記比較判定手段において第 1 の符号と判定された場合は  $\pi/4$ 、第 2 の符号と判定された場合は  $-\pi/4$  位相回転させた後の同相チャンネル成分を第 2 のチャンネルの復調データとして出力する移相手段と、

前記比較判定手段あるいは前記位相手段から出力された復調データを、適正な順に並び替えて出力する並べ替え手段と、

を備えることを特徴とするスペクトル拡散通信装置。

【請求項 5】 前記第 1 のチャンネルに割り当てられたデータが、1 ビット毎に複数データに分割されて、前記直交符号により並列に多重化される複数の符号チャンネルを使用して送信されており、

前記積分手段において、前記分割されたデータに相当する複素軟判定復調シンボルが、複数の符号チャンネル分積分されることを特徴とする請求項 3 あるいは 4 記載のスペクトル拡散通信装置。

【請求項 6】 第 1 のチャンネルのデータが第 1 の符号の場合、第 1 のチャンネルのデータ周期分連続的に第 2 のチャンネルのデータを、そのデータ値に応じて  $a \times \exp(jb)$  または  $a \times \exp(j(b+\pi))$  のいずれかの信号点配置を割り当てて QPSK 変調し、第 1 のチャンネルのデータが第 2 の符号の場合、第 1 のチャンネルのデータ周期分連続的に第 2 のチャンネルのデータを、そのデータ値に応じて  $a \times \exp(j(b+\pi/2))$  または  $a \times \exp(j(b-\pi/2))$  のいずれかの信号点配置を割り当てて QPSK 変調を行う QPSK 変調手段と、

第 3 のチャンネルのデータのデータ値に応じて信号点配置を割り当てて位相シフトキーイングを行う PSK 変調手段と、

伝送すべき複数のデータのそれぞれの重要度、通信路の回線品質に応じて、複数並列に配置された前記 QPSK 変調手段あるいは前記 PSK 変調手段に前記複数のデータをそれぞれ割り当てるセレクタ手段と、

前記 QPSK 変調手段および前記 PSK 変調手段から出力される各変調シンボルを互いに異なる直交符号により並列に多重化する多重化手段とを備え、

前記セレクタ手段は、前記伝送すべき複数の各データに要求されるデータレート、通信品質、遅延時間、通信路の回線品質に応じて、前記複数並列に配置された前記 QPSK 変調手段および前記 PSK 変調手段の複数系列に、並列に一つのデータを割り当てることが可能とされて、可変データレート伝送を行えるようにされている送信部と、

逆拡散された受信信号の復調を、割り当てられた全てのチャンネルについて行い、さらに、第 1 のチャンネルおよび第 2 のチャンネルで生成される複素軟判定復調シンボルを記憶する遅延手段と、

前記複素軟判定復調シンボルをそれぞれ  $\pi/4$  あるいは  $-\pi/4$  位相回転させる移相回転手段と、

位相回転したそれぞれの出力の同相チャンネル成分 (Ich) について、自乗あるいは絶対値をとった値を前記データ周期に相当する時間だけ積分を行う 2 つの積分手段と、

該 2 つの積分手段において積分された積分値を比較し、 $\pi/4$  回転した方の積分値が大きい場合は第 1 の符号と判定し、それ以外の場合は第 2 の符号と判定して、判定された符号を前記第 1 のチャンネルの復調データとして出力する比較判定手段と、

前記遅延部に記憶された複素軟判定復調シンボルを、前記比較判定手段において第 1 の符号と判定された場合は  $\pi/4$ 、第 2 の符号と判定された場合は  $-\pi/4$  位相回転させた後の同相チャンネル成分を第 2 のチャンネルの復調データとして出力する移相手段と、

前記比較判定手段あるいは前記位相手段から出力された復調データを、適正な順に並び替えて出力する並べ替え手段とを備える受信部と、

からなることを特徴とするスペクトル拡散通信装置。

【請求項 7】 第 1 のチャンネルのデータが第 1 の符号の場合、第 1 のチャンネルのデータ周期分連続的に第 2 のチャンネルのデータを、そのデータ値に応じて  $a \times \exp(jb)$  または  $a \times \exp(j(b+\pi))$  のいずれかの信号点配置を割り当てて QPSK 変調し、第 1 のチャンネルのデータが第 2 の符号の場合、第 1 のチャンネルのデータ周期分連続的に第 2 のチャンネルのデータを、そのデータ値に応じて  $a \times \exp(j(b+\pi/2))$  または  $a \times \exp(j(b-\pi/2))$  のいずれかの信号点配置を割り当てて QPSK 変調を行う QPSK 変調手段と、

第 3 のチャンネルのデータのデータ値に応じて信号点配置を割り当てて位相シフトキーイングを行う PSK 変調手段と、

伝送すべき複数のデータのそれぞれの重要度、通信路の回線品質に応じて、複数並列に配置された前記 QPSK

変調手段あるいは前記 P S K 変調手段に前記複数のデータをそれぞれ割り当てるセクタ手段と、

前記 Q P S K 変調手段および前記 P S K 変調手段から出力される各変調シンボルを互いに異なる直交符号により並列に多重化する多重化手段とを備え、

前記セクタ手段は、前記伝送すべき複数の各データに要求されるデータレート、通信品質、遅延時間、通信路の回線品質に応じて、前記複数並列に配置された前記 Q P S K 変調手段および前記 P S K 変調手段の複数系列に、並列に一つのデータを割り当てることが可能とされて、可変データレート伝送を行えるようにされている送信部と、

逆拡散された受信信号の復調を割り当てられた全てのチャンネルについて行い、さらに、第 1 のチャンネルおよび第 2 のチャンネルで生成される複素軟判定復調シンボルを記憶する遅延手段と、

前記複素軟判定復調シンボルについて、同相チャンネル成分と直交チャンネル成分とを乗算した結果の符号が、第 1 の極性の場合には前記複素軟判定復調シンボルの位相を  $\pi/4$  回転させ、乗算した結果の符号が、第 2 の極性の場合には前記複素軟判定復調シンボルの位相を  $-\pi/4$  回転させる位相回転手段と、

該位相回転手段により位相回転された前記複素軟判定復調シンボルの同相チャンネル成分の極性を一の極性として、前記データ周期に相当する時間だけ積分を行う積分手段と、

該積分手段における積分結果が第 1 の極性の場合には、第 1 の符号と判定し、該積分手段における積分結果が第 2 の極性の場合には、第 2 の符号と判定して、判定された符号を前記第 1 のチャンネルの復調データとして出力する比較判定手段と、

前記遅延部に記憶された複素軟判定復調シンボルを、前記比較判定手段において第 1 の符号と判定された場合は  $\pi/4$ 、第 2 の符号と判定された場合は  $-\pi/4$  位相回転させた後の同相チャンネル成分を第 2 のチャンネルの復調データとして出力する移相手段と、

前記比較判定手段あるいは前記位相手段から出力された復調データを、適正な順に並び替えて出力する並べ替え手段とを備える受信部と、

からなることを特徴とするスペクトル拡散通信装置。

【請求項 8】 前記送信部における前記セクタ手段が、前記 Q P S K 変調手段あるいは前記 P S K 変調手段にデータを割り当てる際に、

1 ビットのデータをそのデータレートより高速のクロックで複数データに分割し、該分割された分割データを、そのデータのデータレート、データの重要度、通信路の回線品質に応じて、前記複数並列に配置された前記 Q P S K 変調手段および前記 P S K 変調手段の複数系列に割り当てることにより、前記伝送すべきデータの処理利得を可変可能とし、前記伝送すべき複数データのそれぞれ

に要求される品質に合わせた処理利得で送信され、

前記受信部における前記積分手段において、前記分割されたデータに相当する複素軟判定復調シンボルが、複数の符号チャンネルに積分されることを特徴とする請求項 6 あるいは 7 記載のスペクトル拡散通信装置。

【請求項 9】 パワーコントロール ビット、ユーザーへ割り当てられた並列チャンネル数、並列チャンネル毎の符号化率といった前記第 1 のチャンネルにおけるチャンネル情報を適応的に送信することにより、高品質に可変データレート伝送を行えるようにしたことを特徴とする請求項 6 あるいは 7 記載のスペクトル拡散通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、品質、伝送レート、伝送遅延の異なるデータの混在した複数のチャンネルの伝送が可能なスペクトル拡散通信装置に関する。

【0002】

【従来の技術】移動通信分野での C D M A (Code Division Multiple Access) 方式の実現例としては、D S (Direct Sequence) 方式のスペクトル拡散を利用した C D M A セルラー電話システムとして標準化された I S - 9 5 があり、音声、低速データの伝送を実現している。C D M A では移動局の基地局に対する位置の違いにより基地局が受信する電界強度が異なるようになり、これにより生じる遠近問題がシステム容量劣化の原因になることが知られている。そこで、このシステム容量劣化を抑制するために、移動局の送信電力が適正値になるよう制御を行うパワーコントロールが採用されている。その一例であるクロズド ループ パワーコントロールは、基地局からパワーコントロールビット (P C B) を送り移動局の送信電力を制御する方法である。

【0003】また、データの高品質化を図るためにはインターリーブと F E C (Forward Error Correction) が必要であるがデータの遅延時間は、I S - 9 5 の場合は 4 0 m s 以上になる。ところが、P C B データは高速な応答が必要であるためインターリーブと F E C を使わずに送信し、受信側では復調データを P C B データとして抽出することにより高速化を図っている。P C B データの例をあげると、I S - 9 5 では、T r a f f i c C h において図 1 3 に示す様に 2 4 変調シンボル (1. 2 5 m s) 周期のうち連続した 2 シンボルを消失シンボルとしてパワーコントロール チャンネルとし、その位置に P C B データを 2 ビット挿入している。この方法では、F E C を付加していないことから復調シンボルの誤り率特性の劣化が大きく、パワーコントロールにより制御させる送信電力のばらつきが大きくなる。

【0004】さらに、図 1 3 に示すように P C B データを送る場合において、P C B データの品質を向上しようとして P C B データの処理利得を上げるためには、P C B データの割り当てを 2 4 変調シンボル (1. 2 5 m



s) 周期のうち連続した2シンボル以上のシンボルに割り当てられるようにすればよい。しかし、このようにすると、フレームのデータ構成を適時変更する必要がある、適応的にPCBデータの数を減らすことは制御が複雑になる欠点が生じる。

#### 【0005】

【発明が解決しようとする課題】近年、移動通信においても1Mbps (bit per second) 以上の高速データ伝送方式が検討されており、無線アクセス方式としてCDMA方式の研究が行われている。ところで、CDMAの高速データ伝送としては、1チャンネルでデータレートとチップレートを上げて伝送する方式が考えられるが、データレート1Mbps以上の場合、チップレートが数十Mbps (chip per second) 以上必要となり装置化する場合、高速信号処理が要求されるため実現が困難である。また、上述したようにCDMAではPCBデータといった高速に伝送するチャンネルが必要であるが、このチャンネルはFECを付加しないことから誤り率特性が劣化するという問題点がある。

【0006】また、移動通信における伝搬環境はフェージングチャンネルであり通信路の状況が時々刻々と変化する。そのため適応的にデータレートを変化できる可変データレート伝送方式とデータの重要度により通信品質を変化できる階層化構成を実現することが高速データ伝送を実現するための要素技術とされる。そこで、本発明は上述の実情に鑑み、各チャンネルに要求される伝送レート、品質、遅延時間に応じて可変データレート伝送、データの階層化伝送といったCDMAによる高速データ伝送方式に必要な要素技術を備えたスペクトル拡散通信装置を提供することを目的としている。

#### 【0007】

【課題を解決するための手段】上記目的を達成するために、本発明に係るスペクトル拡散通信装置の送信部は、第1のチャンネルのデータが第1の符号の場合、第1のチャンネルのデータ周期分連続的に第2のチャンネルのデータを、そのデータ値に応じて  $a \times \exp(jb)$  または  $a \times \exp(j(b+\pi))$  のいずれかの信号点配置を割り当ててQPSK変調し、第1のチャンネルのデータが第2の符号の場合、第1のチャンネルのデータ周期分連続的に第2のチャンネルのデータを、そのデータ値に応じて  $a \times \exp(j(b+\pi/2))$  または  $a \times \exp(j(b-\pi/2))$  のいずれかの信号点配置を割り当ててQPSK変調を行うQPSK変調手段と、第3のチャンネルのデータのデータ値に応じて信号点配置を割り当てて位相シフトキーイングを行うPSK変調手段と、伝送すべき複数のデータのそれぞれの重要度、通信路の回線品質に応じて、複数並列に配置された前記QPSK変調手段あるいは前記PSK変調手段に前記複数のデータをそれぞれ割り当てるセクタ手段と、前記QPSK変調手段および前記PSK変調手段から出力され

る各変調シンボルを互いに異なる直交符号により並列に多重化する多重化手段とを備え、前記セクタ手段は、前記伝送すべき複数の各データに要求されるデータレート、通信品質、遅延時間、通信路の回線品質に応じて、前記複数並列に配置された前記QPSK変調手段および前記PSK変調手段の複数系列に、並列に一つのデータを割り当てるのが可能とされて、可変データレート伝送を行えるようにされている。

【0008】また、前記スペクトラム拡散通信装置の送信部において、前記セクタ手段が前記QPSK変調手段あるいは前記PSK変調手段にデータを割り当てる際に、1ビットのデータをそのデータレートより高速のクロックで複数データに分割し、該分割された分割データを、そのデータのデータレート、データの重要度、通信路の回線品質に応じて、前記複数並列に配置された前記QPSK変調手段および前記PSK変調手段の複数系列に割り当てることにより、前記伝送すべきデータの処理利得を可変可能とし、前記伝送すべき複数データのそれぞれに要求される品質に合わせた処理利得で送信可能とするようにしてもよい。

【0009】上記目的を達成するために、本発明に係るスペクトル拡散通信装置の受信部は、第1のチャンネルのデータが第1の符号の場合、第1のチャンネルのデータ周期分連続的に第2のチャンネルのデータを、そのデータ値に応じて  $a \times \exp(jb)$  または  $a \times \exp(j(b+\pi))$  のいずれかの信号点配置を割り当ててQPSK変調し、第1のチャンネルのデータが第2の符号の場合、第1のチャンネルのデータ周期分連続的に第2のチャンネルのデータを、そのデータ値に応じて  $a \times \exp(j(b+\pi/2))$  または  $a \times \exp(j(b-\pi/2))$  のいずれかの信号点配置を割り当ててQPSK変調されたQPSK変調信号と、第3のチャンネルのデータのデータ値に応じて信号点配置を割り当ててPSK変調されたPSK変調信号とを、互いに異なる直交符号により並列に多重化して送信されたスペクトル拡散信号を、受信して復調するスペクトル拡散通信装置において、逆拡散された受信信号の復調を、割り当てられた全てのチャンネルについて行い、さらに、第1のチャンネルおよび第2のチャンネルで生成される複素軟判定復調シンボルを記憶する遅延手段と、前記複素軟判定復調シンボルをそれぞれ  $\pi/4$  あるいは  $-\pi/4$  位相回転させる移相回転手段と、位相回転したそれぞれの出力の同相チャンネル成分 (Ich) について、自乗あるいは絶対値をとった値を前記データ周期に相当する時間だけ積分を行う2つの積分手段と、該2つの積分手段において積分された積分値を比較し、 $\pi/4$  回転した方の積分値が大きい場合は第1の符号と判定し、それ以外の場合は第2の符号と判定して、判定された符号を前記第1のチャンネルの復調データとして出力する比較判定手段と、前記遅延部に記憶された複素軟判定復調シンボルを、前

記比較判定手段において第1の符号と判定された場合は $\pi/4$ 、第2の符号と判定された場合は $-\pi/4$ 位相回転させた後の同相チャンネル成分を第2のチャンネルの復調データとして出力する移相手段と、前記比較判定手段あるいは前記位相手段から出力された復調データを、適正な順に並び替えて出力する並べ替え手段とを備えている。

【0010】また、上記スペクトル拡散通信装置の受信部において、前記複素軟判定復調シンボルについて、同相チャンネル成分と直交チャンネル成分とを乗算した結果の符号が、第1の極性の場合には前記複素軟判定復調シンボルの位相を $\pi/4$ 回転させ、乗算した結果の符号が、第2の極性の場合には前記複素軟判定復調シンボルの位相を $-\pi/4$ 回転させる位相回転手段と、該位相回転手段により位相回転された前記複素軟判定復調シンボルの同相チャンネル成分の極性を一の極性として、前記データ周期に相当する時間だけ積分を行う積分手段と、該積分手段における積分結果が第1の極性の場合には、第1の符号と判定し、該積分手段における積分結果が第2の極性の場合には、第2の符号と判定して、判定された符号を前記第1のチャンネルの復調データとして出力する比較判定手段とを備えさせるようにしてもよい。

【0011】さらに、上記目的を達成することのできる本発明に係るスペクトル拡散通信装置は、上記した送信部と受信部とを備えており、パワーコントロールビット、ユーザーへ割り当てられた並列チャンネル数、並列チャンネル毎の符号化率といった前記第1のチャンネルにおけるチャンネル情報を適応的に送信することにより、高品質に可変データレート伝送を行えるようにしてもよい。

【0012】このような本発明によれば、低速データの1シンボルを分割して第1のデータとして複数符号チャンネルに割り当てられるようにし、高速のデータは第2のデータとして割り当て、前者のデータ周期を制御して後者の信号点配置を適応的に変化させるようなQPSK変調を割り当てられた符号チャンネルについて行う。さらに伝送すべきデータがある場合は、並列に通信路の状況、データ毎に必要な品質に応じて適切なデータレートを設定してBPSKあるいはQPSKといった位相シフトキーイングを行い、符号チャンネルを割り当てる。そして、全ての符号チャンネルを多重化して送信することができる。また、受信側では割り当てられた全ての符号チャンネルについて送信時の位相変調に対応した復調を行い、さらに適応的にQPSK変調された第1のデータである低速データと第2のデータである高速データについては、複数の符号チャンネルに分割された第1のデータのシンボルを優先的に再復調を行った後、各符号チャンネルの第2のデータの復調を行うようにしている。これにより、低速データのシンボルタイミングを変えず処理利得の向上と復調の高速化が図れ、高速データ

はQPSK変調にもかかわらずBPSKと同等の誤り特性が得られるようになる。したがって、各チャンネルに要求されるデータの品質、伝送レート、遅延時間に応じて可変データレート伝送、データの階層化伝送といったCDMAによる高速データ伝送を行えるようになる。

#### 【0013】

【発明の実施の形態】以下、本発明のスペクトル拡散通信装置の実施の形態について、図面を参照しながら説明する。図1に、本発明に係るスペクトル拡散通信装置の実施の形態における送信部の概略的な構成例を示す。図1において、101はデータレート、通信品質の異なる複数のデータをチャンネル(Ch)1~4に割り当てる送信データセレクト、102は各チャンネルに要求されるデータレート、通信品質からフレーム割り当てを決定し、その決定に応じて送信データセレクト101および後述するデータ送信部の制御を行う制御部、103は低速データを設定されたタイムスロットおよび処理利得Gpで適応的に符号シンボルを生成するフレーム生成部A、104、111は設定された符号化率に従って符号シンボルを生成するフレーム生成部Bである。

【0014】また、105はフレーム生成部A103とフレーム生成部B104から入力される符号シンボルに基づいて図9(b)(c)に示される信号点配置に従いBPSK変調またはQPSK変調を行い変調シンボルを出力する変調部A、106、113は各変調シンボルとそれぞれに割り当てられた直交符号の乗算を行う乗算器、107、114はそれぞれの変調シンボルに割り当てられたゲインで直交符号化されたそれぞれの変調シンボルの増幅を行う増幅器、108、109、110はCh1、Ch2、Ch3におけるフレームを生成してBPSK変調あるいはQPSK変調し、その変調シンボルにそれぞれ異なる直交符号を乗算して出力する全て同様の構成とされているデータ送信部A、112は図9(a)に示す信号点配置に従いQPSK変調を行い変調シンボルを出力する変調部B、115はCh4におけるフレームを生成してQPSK変調し、その変調シンボルに異なる直交符号を乗算して出力するデータ送信部B、116はデータ送信部Aおよびデータ送信部Bから出力されるすべての直交符号化された変調シンボルの加算を行う加算器、117はDS(Direct Sequence)-SS(Spread Spectrum)用に割り当てられたPN(Pseudo Noise)符号により拡散を行う拡散部である。

【0015】次に、前記した本発明に係るスペクトル拡散通信装置の各部の構成を図2ないし図6を参照して説明する。まず、データ送信部101におけるフレーム生成部A103の概略的な構成を図2に示し、図2を参照しながらフレーム生成部A103の説明を行う。図2において、Chタイミング設定部201は入力されるCh1-a、Ch1-bのデータについてフレーム毎に割り当てられた処理利得(Gp)に従って、それぞれのシン

ボルを生成するシンボル生成タイミングをフレーム生成部A103の各部に出力している。入力されるCh1\_\_a, Ch1\_\_bのデータは入力バッファ202, 入力バッファ203にそれぞれ一時記憶され、シンボル生成タイミングに従って読み出されて所定の処理が行われる。そして、Ch1\_\_bのデータにFECが必要な場合、入力バッファ203からシンボル生成タイミングに従って読み出されたデータは、シンボル生成タイミングに従って畳み込み符号化を行う畳み込み符号器204、符号シンボルを生成するシンボル生成部205、インターリーブを行うインターリーブ206においてそれぞれ処理されるようになる。入力バッファ202及びインターリーブ206からシンボル生成タイミングに従って出力されたCh1\_\_aの符号シンボル、Ch1\_\_bの符号シンボルは、セレクタ201において所定タイミングで選択されて、第1符号シンボルとして変調部A105に供給されるようになる。

【0016】次に、図3にフレーム生成部B104の概略的な構成を示し、図3を参照しながらフレーム生成部B104の説明を行う。図3において、入力されたCh1\_\_cのデータは入力バッファ301に一時記憶され、所定タイミングで入力バッファ301から読み出される。読み出されたデータは、畳み込み符号化を行う畳み込み符号器302において畳み込み符号化が施されて、シンボル生成部303において符号シンボルが生成される。さらに、インターリーブ304においてインターリーブが施されて、第2符号シンボルとして変調部A105に供給されるようになる。

【0017】次いで、フレーム生成部A103およびフレーム生成部B104から出力される第1符号シンボルおよび第2符号シンボルが入力される変調部A105の概略的な構成を図4に示す。図4において、フレーム生成部A103から出力される第1符号シンボルとシンボル生成タイミングとの論理積がAND回路401でとられ、その論理積出力はEXOR回路402の一方へ入力される。また、EXOR回路402の他方へはフレーム生成部B104から出力される第2符号シンボルが入力され、AND回路401から出力される第1符号シンボルとの排他的論理和(EXOR)がとられる。そして、QPSK変調器403の同相入力(Ich)に、第2符号シンボル(Ch1\_\_cの符号シンボル)が供給され、直交入力(Qch)にはEXOR回路402から出力される符号シンボルが供給され、これらの供給された符号シンボルに基づいてQPSK変調が行われ、変調シンボルが出力される。

【0018】この変調部A105により行われるQPSK変調動作を、図9(b)(c)を参照しながら説明する。まず、フレーム生成部A103から出力される第1符号シンボルが“0”であったとする。そして、Ch1\_\_cの符号シンボルである第2符号シンボルが“0”で

あったとすると、変調部A105のIchおよびQchには共に“0”が入力され、図9(b)に示す(-1, -1)の信号点配置の変調シンボルが出力される。この際に、第2符号シンボルが“1”になると、変調部A105のIchおよびQchには共に“1”が入力され、図9(b)に示す(1, 1)の信号点配置の変調シンボルが出力される。

【0019】また、フレーム生成部A103から出力される第1符号シンボルが“1”であったとする。そして、Ch1\_\_cの符号シンボルである第2符号シンボルが“0”であったとすると、変調部A105のIchに“0”が、Qchに“1”が入力され、図9(c)に示す(-1, 1)の信号点配置の変調シンボルが出力される。この際に、第2符号シンボルが“1”になると、変調部A105のIchに“1”が、Qchに“0”が入力され、図9(c)に示す(1, -1)の信号点配置の変調シンボルが出力される。このように、第1符号シンボルのシンボル値に応じて、図9(b)に示すQPSK-aの信号点配置とされるか、図9(c)に示すQPSK-bの信号点配置とされるかが決定されるため、第1符号シンボルの周期分連続的に、第2符号シンボルのデータにQPSK-aあるいはQPSK-bの信号点配置が割り当てられるようになる。なお、QPSK-aあるいはQPSK-bの信号点配置は回転していてもよい。QPSK-aあるいはQPSK-bの信号点配置は、 $a \times \exp(jb)$  または  $a \times \exp(j(b + \pi))$  の信号点配置、および、 $a \times \exp(j(b + \pi/2))$  または  $a \times \exp(j(b - \pi/2))$  の信号点配置として表すことができる。ただし、a, bは任意の数であり回転角はラジアンで表している。

【0020】つぎに、図5に変調部B112の概略的な構成を示す。図5に示すように、フレーム生成部B111から出力されるCh4の符号シンボルである第3符号シンボルに、S/P変換器501においてシリアル/パラレル変換が施されて2シンボルずつ並列とされる。この並列とされた2シンボルはそれぞれ、Ich, QchとしてQPSK変調器502に入力され、並列とされた2シンボルのシンボル値の組み合わせに応じて、図9(a)に示す信号点配置でQPSK変調され、その変調シンボルが出力される。

【0021】ここで、図1に示す本発明に係るスペクトル拡散通信装置の動作を、伝送すべきデータがPCBデータ、制御データ1、制御データ2、情報データ1、情報データ2であった場合を例に挙げて以下に説明する。この際のPCBデータ、制御データ1、制御データ2、情報データ1、情報データ2を伝送する際のフレーム仕様の例を図10に示し、そのデータ構成を図11に示す。図10におけるフレーム仕様は、1ユーザーにおけるフレーム仕様であり、この図表に示す例においては、拡散部117に供給されるPN符号のチップレートが4

0 (Mcps) とされ、1 ユーザーに Ch1, Ch2, Ch3, Ch4 の4符号チャンネルが割り当てられている。さらに、Ch1は、Ch1\_a, Ch1\_b, Ch1\_c の3つのサブチャンネルで構成され、Ch2, Ch3も同様に3つのサブチャンネルから構成されている。

【0022】これらのチャンネルにおいて、Ch1\_a, Ch2\_a, Ch3\_aでは、クロズドループパワーコントロールを行うビットレート1.625 (kbps) のパワーコントロールビット (PCB) の同一のビットが並列に伝送され、Ch1\_bでは高速復調を必要とする制御情報であるビットレート16.27 (kbps) の制御データ1が伝送され、Ch2\_bでは高品質を必要とする制御情報であるビットレート16.27 (kbps) の制御データ2が伝送される。さらに、Ch1\_c, Ch2\_c, Ch3\_cでは重み付けの最も高いデータであるビットレート312.5×3 (kbps) の情報データ1が、3チャンネルにそれぞれ振り分けられて並列に伝送され (各チャンネルのビットレートは312.5 (kbps) となる)、2番目に重み付けの高いビットレート937.5 (kbps) の情報データ2はCh4で伝送される。なお、制御データ2と情報データ1は符号化率1/2とされると共に、拘束長7の畳み込み符号によりFECが付加される。また、情報データ2はさらに符号化率が3/4になるようパングチャド符号化される。

【0023】図10に示すフレーム仕様の際のデータ構成を図11に示す。このデータ構成は、614.4 (μs) のフレーム周期毎に切り替え可能とされている。フレーム1ないしフレーム3におけるCh1では、PCBデータの1ビットがCh1\_aで約1/12フレーム周期を使用して伝送され、制御データ1がCh1\_bで約1/3フレーム周期使用されて伝送され、情報データ1はCh1\_cの全フレーム周期を使用して伝送されている。また、フレーム1およびフレーム2におけるCh2では、PCBデータの1ビットがCh2\_aで約1/12フレーム周期を使用して伝送され、制御データ2がCh2\_bの後半の約2/3フレーム周期を使用して伝送され、情報データ1がCh2\_cの全フレーム周期を使用して伝送されている。なお、フレーム3におけるCh2では、PCBデータは伝送されず、制御データ2がCh2\_bの後半の約2/3フレーム周期を使用して伝送され、情報データ1がCh2\_cの全フレーム周期を使用して伝送されている。

【0024】さらに、フレーム1およびフレーム2におけるCh3では、PCBデータの1ビットがCh3\_aで約1/12フレーム周期を使用して伝送され、情報データ1がCh3\_cの全フレーム周期を使用して伝送されている。なお、フレーム3におけるCh2では、PCBデータの2ビットがCh3\_aで約1/6フレーム周

期を使用して伝送されている。さらにまた、フレーム1ないしフレーム3におけるCh4では、情報データ2が全フレーム周期を使用して伝送されている。ところで、PCBデータはCh1\_a, Ch2\_a, Ch3\_aにおいて同一の内容のPCBデータを並列に伝送するようにしている。この際に、フレーム1に示すように全チャンネルで同時に伝送したり、フレーム2におけるCh1\_a, Ch2\_a, Ch3\_aに示すようにチャンネル毎に時刻を分散させて伝送するようにしてもよい。同一時刻でPCBデータを伝送するようにすると、受信側における受信電界強度が高い場合には高品質の通信を行い、時刻を分散させてPCBデータを伝送するようにすると、あるチャンネルで情報が消失しても他のチャンネルからその情報を受信して再生することができる。また、フレーム3におけるように、Ch1\_aで1ビット、Ch3\_aで同じビットを2ビット重複してPCBデータを伝送するようにしてもよい。

【0025】図10に示すフレーム仕様で図11に示すデータ構成で伝送されると、PCBデータの1チャンネルあたりの処理利得 (Gp) は、1フレームにおいて1変調シンボルを1/12フレーム周期使用して伝送すると、

$$G_p = 40 \times 10^6 \times 614.4 \times 10^{-6} / 12 = 64 \times 32$$

となる。ただし、PCBデータは3チャンネルで並列に伝送されるので、総合した処理利得はその3倍の64×96となる。また、制御データ1および制御データ2の1変調シンボル当たり処理利得は、1フレームにおいて10変調シンボルを1変調シンボル当たり1/24フレーム周期使用して伝送すると、

$$G_p = 40 \times 10^6 \times 614.4 \times 10^{-6} / 24 = 64 \times 16$$

となる。さらに、制御データ2の処理利得は、1フレームにおいて10変調シンボルをFEC符号化率1/2で、1変調シンボル当たり制御データ1の2倍の1/12フレーム周期使用して伝送すると、制御データ1の処理利得と同じ64×16となる。

【0026】さらにまた、情報データ1の処理利得は、FEC符号化率1/2で3チャンネルに振り分けて伝送されるので、1フレームあたりのチャンネル毎の変調シンボル数は384シンボルとなるため、各チャンネルの変調シンボル当たりの処理利得は、

$$G_p = 40 \times 10^6 \times 614.4 \times 10^{-6} / 384 = 64$$

となる。さらにまた、情報データ2の処理利得は、FEC符号化率3/4でQPSK変調により伝送されるので、1フレームあたりの変調シンボル数は384シンボルとなり、情報データ2の変調シンボル当たりの処理利得は、

$$G_p = 40 \times 10^6 \times 614.4 \times 10^{-6} / 384 = 64$$

となる。なお、上記したPCBデータないし情報データ2の処理利得は、一例であって、FEC符号化率や伝送に使用するフレーム周期を変更することにより、任意の処理利得で伝送することができる。

【0027】次に、上記した図10に示すフレーム構成および図11に示すデータ構成とされた本発明のスペクトル拡散通信装置における図1に示すスペクトル拡散通信装置送信部の動作を、図1ないし図5を参照しながら説明する。送信データセクタ101は、PCBデータ、制御データ1、制御データ2、情報データ1、情報データ2の入力データを制御部102から出力されるタイミングに従ってCh1~Ch4に割り当てる。Ch1\_\_a, Ch2\_\_a, Ch3\_\_aはPCBデータを伝送するチャンネルであり、Ch1\_\_aにおけるPCBデータはChタイミング設定部201から送られてくるタイミングに従いフレーム生成部A103に入力されて、入力バッファ202に記憶されセクタ207に出力される。

【0028】Ch1\_\_b, Ch2\_\_bは制御データ1および制御データ2を伝送するチャンネルで、送信データが制御データ1とされる際はCh1\_\_bに割り当てられ、Chタイミング設定部201から送られてくるタイミングに従い、入力バッファ203に記憶されセクタ207に出力される。また、送信データが制御データ2とされる際はCh2\_\_bに割り当てられ、バッファ203に入力後、畳み込み符号器204で符号化率1/2、拘束長7の畳み込み符号化が施され、シンボル生成部205で符号シンボルが生成される。次いで、インターリーブ206において614.4(μs)のフレーム毎にインターリーブされ、セクタ207に出力される。セクタ207ではChタイミング設定部201から送られてくるタイミングに従い入力バッファ202から出力されたCh1\_\_aのデータと、入力バッファ203またはインターリーブ206から出力されたCh1\_\_bのデータのいずれかを選択し出力する。

【0029】また、情報データ1はCh1\_\_c, Ch2\_\_c, Ch3\_\_cにそれぞれに割り当てられて、それぞれのフレーム生成部Bにおける入力バッファ301に記憶された後、畳み込み符号器302において符号化率1/2、拘束長7の畳み込み符号化が施され、さらにシンボル生成部303において符号シンボルが生成される。次いで、インターリーブ304で614.4(μs)のフレーム毎にインターリーブされる。

【0030】そして、変調部A105では、第1符号シンボルが存在する場合“1”、存在しない場合“0”が割り当てられるシンボル生成タイミングと、フレーム生成部A103から出力される第1符号シンボルとの論理積がAND回路401でとられ、その論理積された符号シンボルはEXOR回路402において、フレーム生成

部B104から出力される第2符号シンボルと排他的論理和がとられる。このEXOR回路402の排他的論理和出力と、第2符号シンボルとはQPSK変調器403においてQPSK変調される。このときQPSK変調の信号点は、AND回路401の出力シンボルが“0”の場合は、図9(b)に示すように配置され、AND回路401の出力シンボルが“1”の場合は、図9(c)に示すように配置される。

【0031】次いで、乗算器106では変調部A105から入力するQPSK信号と直交符号1とが、それぞれの変調シンボルについて乗算が行われて直交符号化され、直交符号化された信号は、増幅器107において割り当てられたゲインで増幅が行われる。また、Ch2\_\_a, Ch2\_\_b, Ch2\_\_cで送信すべきデータは、データ送信部A109において制御部102からのタイミングに従ってデータ送信部A108と同様の処理が行われる。さらに、Ch3\_\_a, Ch3\_\_b, Ch3\_\_cで送信すべきデータは、データ送信部A110において制御部102からのタイミングに従ってデータ送信部A108と同様の処理が行われる。

【0032】さらにまた、情報データ2はCh4に割り当てられて、フレーム生成部Bにおける入力バッファ301に記憶された後、畳み込み符号器302において符号化率1/2、拘束長7の畳み込み符号化が施され、さらにシンボル生成部303において符号シンボルが生成されると共に、符号化率が3/4になるようパンクチャド符号化される。次いで、インターリーブ304で614.4(μs)のフレーム毎にインターリーブされる。また、フレーム生成部111からのCh4の符号シンボルが入力される変調部B112では、入力される符号シンボルが2ビット毎にS/P変換器501でシリアル/パラレル変換され、2ビット毎のパラレルとされた符号シンボルはQPSK変調器502においてQPSK変調される。このときQPSK変調の信号点は図9(a)のように配置される。このQPSK変調器502から出力される変調シンボルと直交符号4とが乗算乗算器113において直交符号化され、直交符号化された信号は、増幅器114において割り当てられたゲインで増幅が行われる。

【0033】これらのデータ送信部A108、データ送信部A109、データ送信部A110、データ送信部B115から出力される直交符号化された変調シンボルは、加算器116において総和がとられ、さらに拡散部117においてユーザー毎に割り当てられたPN符号によりスペクトル拡散されてDS-SS信号が出力されるようになる。なお、以上説明したフレーム構成およびデータ構成は一例であり、本発明のスペクトル拡散通信装置はこれに限らず、1ユーザーに割り当てる符号チャンネルを4符号チャンネルに替えて、2符号チャンネル、3符号チャンネルあるいは5符号チャンネル以上として

もよい。また、ユーザー毎に割り当てられる符号チャンネル数は、使用する直交符号で決まる符号チャンネル総数、ユーザー数、ユーザー当たりの伝送レートから設定できるので、その伝送形態は、図11に示すデータ構成に限るものではない。この場合、PCBデータ、ユーザーへ割り当てられた並列チャンネル数、並列チャンネル毎の符号化率といったチャンネル情報を適応的に送信することにより、高品質で可変データレート伝送を行えるようにすることが可能となる。

【0034】次に、本発明のスペクトル拡散通信装置の実施の形態であるスペクトル拡散通信装置受信部の概略的な構成を図6に示す。図6に示すスペクトル拡散通信装置受信部において、601はベースバンドにダウンコンバートされた受信信号のアナログーデジタル変換を行うA/Dコンバータ、602はA/Dコンバータ601でデジタル変換された受信信号を記憶するバッファである。フィンガー#1～#3はRAKE受信可能とするための3つのフィンガーであり、各フィンガーは同様の構成とされている。例示されるフィンガー#1において、603はフィンガー#1に割り当てられた位相オフセットに従ってPN符号を発生するPN発生器、604はバッファ602から出力される受信信号をPN発生器603から出力されるPN系列により逆拡散を行う逆拡散部、605はフィンガー#1に割り当てられた位相オフセットと直交チャンネル番号に従って直交符号を発生する直交符号発生器、606は逆拡散部604から出力される逆拡散信号と、直交符号発生器605から出力される直交符号により逆直交変換を行う逆直交変換部、607は逆直交変換部606から出力される逆直交変換信号のQPSK復調を行い複素軟判定復調シンボルを出力する復調部である。

【0035】フィンガー#2およびフィンガー#3は、それぞれフィンガー#1と同じ構成とされており、それぞれに割り当てられた位相オフセットと直交チャンネル番号に従って逆拡散、逆直交変換、QPSK復調を行い複素軟判定復調シンボルを出力する。また、608はフィンガー#1、フィンガー#2、フィンガー#3それぞれの複素軟判定復調シンボルの最大比合成を行うチャンネル合成部、609はCh1、Ch2、Ch3でデータ構成された複素軟判定復調シンボルについて再復調を行う再復調部である。その動作は後述するが、Ch1の場合、Ch1-aおよびCh1-bの復調シンボルはデータ周期分の積分ダンプが行われ、次いで比較判定が行われて再復調され、その結果に基づいてCh1-cの復調シンボルの再復調も行われている。同様の動作がCh2およびCh3でも行われる。

【0036】さらに、610は再復調部609から出力される再復調されたデータでシンボル単位に複数の符号チャンネルに分割されたデータを正しい順に並び替えるデータ合成部であり、復調されたPCBデータおよび制

御データ1が出力される。611はチャンネル合成部608から入力されるCh4の複素軟判定復調シンボルまたはデータ合成部610から入力される再復調シンボルを必要に応じてパラレル/シリアル変換しデインターリーブしてビタビ復号を行う復号部であり、復調された制御データ2、情報データ1および情報データ2が出力される。

【0037】次に、再復調部609の概略的な第1の構成例を図7に示し、図7を参照しながら再復調部609の第1の構成例の説明を行う。図7において、701はCh1を復調する場合はCh1-aおよびCh1-bのデータについてフレーム毎に割り当てられた処理利得(Gp)に従ってそれぞれのシンボル生成タイミングを出力するChタイミング設定部、702はチャンネル合成部608から入力される最大比合成された複素軟判定復調シンボルのうち再復調が必要なシンボルの選択を行うデータセクタ、703はチャンネル合成部608から入力される最大比合成された複素軟判定復調シンボルをシンボル生成タイミングに従って遅延させる遅延部、704は遅延部のシンボルを出力するタイミングを制御する出力制御部である。

【0038】また、705は複素軟判定復調シンボルを $\pi/4$ 位相回転させる移相器、706は複素軟判定復調シンボルを $-\pi/4$ 位相回転させる移相器、707は入力するシンボルのうち有効部分を検出する積分制御部、708、709は積分制御部707からのシンボル生成タイミングに従って移相器705および移相器706から出力される複素シンボルの同相チャンネル(Ich)について自乗演算あるいは絶対値演算により一の極性とした後、積分ダンプを行う積分ダンプ部、710は積分ダンプ部708および積分ダンプ部709から出力される積分ダンプ結果を比較し前者が大きい場合“1”を出力し、後者が大きい場合“0”を出力する比較判定部、711は比較判定部710で判定されたシンボルが“1”の場合、遅延部703からの出力を $\pi/4$ 位相回転させ、“0”の場合遅延部703からの出力を $-\pi/4$ 位相回転させて同相チャンネル(Ich)成分から再復調された符号シンボルを出力する移相器、712は再復調された符号シンボルをPCBデータまたは制御データ1のどちらかとして出力する1:2セクタ、713は再復調された情報データ1、情報データ2の復調符号シンボルと、制御データ2の復調符号シンボルとのいずれかを選択して出力する2:1セクタである。

【0039】次に、図6に示す本発明に係るスペクトル拡散通信装置の受信部における再復調部609の概略的な第2の構成例を図8に示す。この再復調部609の第2の例では、第1の例よりその構成が簡易化されている。この再復調部609の第2の例において、Chタイミング設定部801はCh1を復調する場合はCh1-aおよびCh1-bのデータについてフレーム毎に割り

当てられた処理利得 (Gp) に従って、それぞれのシンボル生成タイミングを出力している。遅延部 802 はチャンネル合成部 608 から供給される最大比合成された複素軟判定復調シンボルを、Ch タイミング設定部 801 から送られたシンボル生成タイミングに従って遅延させている。

【0040】また、I、Q乗算器 803 は I ch (同相チャンネル) シンボル  $\times$  Q ch (直交チャンネル) シンボルの乗算を行っており、移相器 804 は I、Q乗算器 803 における乗算結果の極性が-の場合は、入力された複素軟判定復調シンボルを  $\pi/4$  位相回転させ、I、Q乗算器 803 の乗算結果の極性が+の場合は、入力された複素軟判定復調シンボルを  $(-\pi/4)$  位相回転させている。さらに、810 は入力するシンボルのうち有効部分を検出する積分制御部であり、積分ダンプ部 805 は積分制御部 810 からのシンボル生成タイミングに従って、I、Q乗算器 803 の乗算結果の極性が-の場合、移相器 804 から出力される複素シンボルの I ch データを、絶対値演算あるいは自乗演算により-の極性として積分している。また、I、Q乗算器 803 の乗算結果の極性が+の場合、移相器 804 から出力される複素シンボルの I ch データを、絶対値演算あるいは自乗演算により-の極性として-1 倍した結果について積分している。

【0041】さらにまた、比較判定部 806 は積分ダンプ部 805 から出力される積分ダンプ結果の極性が+の場合に、チャンネル Ch 1 の復調符号シンボルとして“1”を出力し、積分ダンプ結果の極性が-の場合に、復調符号シンボルとして“0”を出力する。さらに、移相器 807 は比較判定部 806 で判定された復調符号シンボルが“1”の場合、遅延部 802 により遅延されたチャンネル合成部 608 からの合成信号を  $\pi/4$  位相回転させ、復調符号シンボルが“0”の場合遅延された合成信号を  $-\pi/4$  位相回転させて I ch 軸上の信号とし、この信号を復調符号シンボルとして出力している。そして、808 は再復調された符号シンボルを PCB データまたは制御データ 1 のどちらかとして出力する 1 : 2 セレクタ、809 は再復調された情報データ 1、情報データ 2 の復調符号シンボルと、制御データ 2 の復調符号シンボルとのいずれかを選択して出力する 2 : 1 セレクタである。

【0042】次に、本発明のスペクトル拡散通信装置受信部の動作について図 6 および図 7 を参照しながら説明する。A/D コンバータ 601 によりベースバンドにダウン コンバートされた受信 DS-SS 信号のアナログ-デジタル変換を行い、変換されたデジタル信号はバッファ 602 に記憶される。バッファ 602 から所定タイミングで読み出されたデジタル信号とされた受信 DS-SS 信号は、PN 発生器 603 でフィンガー 1 に割り当てられた位相オフセットに従って発生された PN

符号により逆拡散される。この逆拡散信号と直交符号発生器 605 から出力される復調したい符号チャンネルのチャンネル番号における直交符号により、逆直交変換部 606 において逆直交変換が行われた後、復調部 607 で QPSK 復調される。

【0043】3フィンガーで RAKE 受信を行う場合は、バッファ 602 からフィンガー #1 に送られた DS-SS 信号と同じ信号をフィンガー #2 およびフィンガー #3 に出力し、それぞれのフィンガーに割り当てられた位相オフセットに従って逆拡散をおこない、フィンガー #1 と同じ直交符号により逆直交変換が行われた後、それぞれ QPSK 復調されて、複素軟判定復調シンボルが出力される。これらの操作をすべてのチャンネルのデータが復調されるまで行う。RAKE 受信を行った場合、チャンネル合成部 608 ではフィンガー #1、フィンガー #2、フィンガー #3 から入力される複素軟判定復調シンボルの最大比合成が行われ、PCB データ、制御データ 1、制御データ 2 と情報データ 1 とで合成された複素軟判定復調シンボルが再復調部 609 に出力される。再復調部 609 では Ch 1 の場合、Ch 1\_\_a、Ch 1\_\_b、Ch 1\_\_c の復調が行われ、PCB データと制御データ 1 が出力される。また、制御データ 2 および、情報データ 1、2 の複素軟判定復調シンボルは復号部 611 に供給される。

【0044】再復調部 609 が図 7 の構成の場合、チャンネル合成部 608 から入力される複素軟判定復調シンボルは遅延部 703 で遅延されると共に、 $\pi/4$  移相器 704、および  $-\pi/4$  移相器 705 によりそれぞれ  $\pi/4$ 、および  $-\pi/4$  位相回転されて I ch について自乗演算あるいは絶対値演算により-の極性とされた後、積分制御部 707 で設定されるタイミングに従って積分ダンプが行われる。この際に、前記図 11 に示すデータ構成とされた PCB データの積分ダンプが行われる場合には、各フレームにおいて Ch 1\_\_a、Ch 2\_\_a、Ch 3\_\_a で並列に伝送されてくるため、時間的にずらせて順次 PCB データの 1 単位周期づつ積分するように、積分制御部 707 がタイミング制御する。

【0045】比較判定器 710 では積分ダンプ部 708 および積分ダンプ部 709 から入力されるそれぞれのダンプ直前の積分ダンプ値が比較され積分ダンプ部 708 の積分値が大きい場合は、判定結果“1”をそれ以外の場合は“0”を判定結果として出力する。この比較判定部 710 の出力は、Ch 1 の場合 Ch 1\_\_a で伝送される PCB データあるいは Ch 1\_\_b で伝送される制御データ 1 の復調符号シンボルとなる。また、移相器 711 では比較判定部 710 の判定結果が“1”の場合は  $\pi/4$ 、“0”の場合は  $(-\pi/4)$  位相回転されて I ch 軸上の信号とされ、Ch 1 の場合 Ch 1\_\_c で伝送される情報データ 1 の復調符号シンボルとして出力される。1 : 2 セレクタ 712 では PCB データの場合は、比較

判定部 710 の判定結果が Ch1 の場合は Ch1\_\_a の復調データとして出力され、制御データ 1 の場合は、Ch1\_\_b の復調データとして出力される。

【0046】2:1セクタ 713 では比較判定部 710 から出力される制御データ 2 の復調符号シンボルと移相器 711 から出力される情報データ 1 の復調符号シンボルをタイミングに従って選択して出力する。再復調部 609 から出力される再復調されたデータで、図 11 に示す情報データ 1 のようにシンボル単位で複数符号チャンネルに分割されたデータについてはデータ合成部 610 で正しい順に並びかえられてから出力される。復号部 611 ではチャンネル合成部 608 及びデータ合成部 610 から入力される復調シンボルについてデインターリーブを行い、当該データの符号化率に従ってビタビ復号を行う。復号後、それぞれのデータは、制御データ 2、情報データ 1 や情報データ 2 に分けられて出力される。

【0047】ところで、上記積分ダンブ部 708、709 における積分ダンブでは、図 11 に示すデータ構成とされている場合、一の極性とされた複素軟判定復調シンボルが、伝送に使用されるフレーム周期分積分されると共に、その積分値が比較判定部に 710 に供給されてから、積分値のダンブが行われることになる。ただし、PCB データのように同一のビットが並列に伝送される場合は、それぞれのフレーム周期分順次積分が行われて、その積分値が比較判定部に 710 に供給されてからダンブされることになる。

【0048】また、再復調部 609 が図 8 に示す構成とされている場合の再復調部 609 の動作を説明する。図 8 に示す再復調部 609 において、チャンネル合成部 608 から入力される複素軟判定復調シンボルは遅延部 802 に記憶され所定時間遅延される。また、チャンネル合成部 608 から入力される複素軟判定復調シンボルは、I、Q 乗算器 803 において当該複素軟判定復調シンボルの I ch 成分と、Q ch 成分との乗算 (I×Q) が行われて、乗算結果の+あるいは-の極性情報が出力される。

【0049】さらに、チャンネル合成部 608 から入力される複素軟判定復調シンボルの位相が、移相器 804 において移相される。この移相器 804 における移相量は、I、Q 乗算器 803 から出力される極性が-の場合は  $\pi/4$  位相回転され、I、Q 乗算器 803 から出力される極性が+の場合は  $-\pi/4$  位相回転されて、I ch 軸上の信号とされる。移相器 803 において I、Q 乗算器 803 から出力される極性に応じて  $\pi/4$  あるいは  $-\pi/4$  位相回転されて I ch 軸上になるよう回転された複素軟判定復調シンボルは、その絶対値が演算されるか、あるいは、自乗演算されて一の極性とされた後、積分制御部 810 で設定されるタイミングに従って積分ダンブが行われる。この際に、前記図 11 に示すデータ構成とされた PCB データの積分ダンブが行われる場合に

は、各フレームで Ch1\_\_a、Ch2\_\_a、Ch3\_\_a において並列に伝送されてくるため、時間的にずらせて順次 PCB データの 1 単位周期ずつ積分するように、積分制御部 810 がタイミングを制御する。

【0050】この積分ダンブ部 805 におけるダンブ直前の積分ダンブ値は、比較判定部 806 に供給されその積分ダンブ値の極性が判定される。ここで、積分ダンブ部 806 における積分ダンブ値の極性が+の場合は判定結果として“1”が出力され、それ以外の場合は“0”が判定結果として出力される。この比較判定部 806 の出力は、PCB データあるいは制御データ 1 の復調符号シンボルとなる。なお、上記積分ダンブ部 805 における積分ダンブでは、図 11 に示すフレーム仕様とされている場合は、一の極性とされた複素軟判定復調シンボルが、伝送に使用されるフレーム周期分積分されると共に、その積分値が比較判定部に 806 に供給されてからダンブが行われることになる。

【0051】また、移相器 807 では比較判定部 806 の判定結果が“1”の場合、遅延部 802 から出力された複素軟判定復調シンボルの位相が  $\pi/4$  回転され、比較判定部 806 の判定結果が“0”の場合、遅延部 802 から出力された複素軟判定復調シンボルの位相が ( $-\pi/4$ ) 回転される。すなわち、図 9 (b) (c) を参照すれば理解できるように、移相器 807 において複素軟判定復調シンボルの位相は同相チャンネル (I ch) 軸上になるように位相回転される。このため、移相器 807 の出力は、Ch1 の場合 Ch1\_\_c で伝送される情報データ 1 の復調符号シンボルとなる。なお、遅延部 802 は移相器 804 から比較判定部 806 までの処理遅延時間を補償するための遅延部である。

【0052】また、1:2セクタ 808 では PCB データの場合は、比較判定部 806 の判定結果が Ch1 の場合は Ch1\_\_a の復調データとして出力され、制御データ 1 の場合は、Ch1\_\_b の復調データとして出力される。さらに、2:1セクタ 809 では比較判定部 806 の比較部から出力される制御データ 2 の復調符号シンボルと移相器 807 から出力される情報データ 1 の復調符号シンボルをタイミングに従って選択して出力する。再復調部 609 から出力される再復調されたデータで、図 11 に示す情報データ 1 のようにシンボル単位で複数符号チャンネルに分割されたデータについてはデータ合成部 610 で正しい順に並びかえられて出力される。

【0053】図 11 に示すデータ構成では、フレーム 1、フレーム 2、フレーム 3 において PCB データを 3 符号チャンネル (例えば、Ch1\_\_a、Ch2\_\_a、Ch3\_\_a) に分割して並列に伝送しているが、分割する利点として、フェージングのようにバースト的な誤りが発生するチャンネルでは、通信路が安定な時にフレーム 1 のように別々の符号チャンネルにおいて同じタイミン



グで同一のPCBデータを割り当てることにより、PCBデータの誤り率を低減することができる。また、高速復調が必要なPCBデータあるいは制御データをフレーム1と同様に割り当てて、再復調を優先的に行うようにすると、1チャンネルのみにPCBデータまたは制御データを割り当てた場合に比べ、同じシンボル周期で処理利得( $G_p$ )を大きくすることができることから再復調の高速化が図れ、かつ復調誤り率を低減することができる。このように高速復調が必要なチャンネルと重要度の高いデータチャンネルについては、複数の符号チャンネルに分割されたシンボルの再復調を優先的に行うようにするのが好適である。

【0054】図12(a)(b)にWGN(White Gaussian Noise)チャンネルでの各データの復調後の誤り率特性を示す。情報データ1および情報データ2の処理利得を $G_p=64$ とし、PCBデータおよび制御データ1、制御データ2の処理利得を $G_p=64 \times 64$ とした際の特性を図12(a)に、情報データ1およびデータ情報2の処理利得を $G_p=64$ とし、PCBデータおよび制御データ1、制御データ2の処理利得を $G_p=64 \times 32$ とした際の特性を図12(b)に示す。なお、縦軸をビット誤り率(BIT ERROR RATE)、横軸をCNRとしてプロットしている。

【0055】図12(a)(b)を参照すると、情報データ2は一般的なQPSK復調を行っていることからQPSKの理想誤り率とほぼ同じ値を示している。再復調を行ったPCBデータと制御データ1および制御2は積分回数が情報データ1および情報データ2に比べて64倍あるいは32倍とされていることから、等しいCNRではビット誤り率がQPSKに比べて大きく向上している。さらに、図12(a)と図12(b)を比較すると図12(a)の方が処理利得が倍とされていることから誤り率が向上している。また、情報データ1の誤り率は情報データ2の誤り率よりほぼ3dB向上しておりBPSKの誤り率とほぼ等しい。実用域となる $CNR > 0$  dBにおいてPCBデータおよび制御データ1、制御データ2は、 $BER < 10^{-4}$ で伝送することができる特性となる。

【0056】上記したようにチャンネルCh1~Ch3におけるサブチャンネルa、b、cはQPSK変調でありながら、図9(b)(c)に示す信号点配置を採用し、図7に示す再復調器の第1の例で復調することにより復調シンボル誤り率を向上できる。このように各チャンネルのサブチャンネルaにPCBデータのように高速復調が必要なチャンネルを割り当てれば、高信頼度の復調が可能であることからパワーコントロールにより制御させる送信電力のばらつきが小さくなり遠近問題に対して有効となる。データの重み付けは、QPSK変調を用いているのに関わらず、高信頼度が必要なチャンネルを各チャンネルのサブチャンネルcに割り当てれば等価的

にBPSK復調を行っていることになりQPSK伝送したチャンネルに比べて高品質を得ることができる。

【0057】なお、以上説明したフレーム構成およびデータ構成は一例であり、本発明のスペクトル拡散通信装置はこれに限らず、1ユーザーに割り当てる符号チャンネルを4符号チャンネルに替えて、2符号チャンネル、3符号チャンネルあるいは5符号チャンネル以上としてもよい。また、ユーザー毎に割り当てられる符号チャンネル数は、使用する直交符号で決まる符号チャンネル総数、ユーザー数、ユーザー当たりの伝送レートから設定できるので、その伝送形態は、図11に示すデータ構成に限るものではない。この場合、PCBデータ、ユーザーへ割り当てられた並列チャンネル数、並列チャンネル毎の符号化率といったチャンネル情報を適応的に送信することにより、高品質で可変データレート伝送を行うようにしてもよい。また、Ch4における位相シフトキーイングは、QPSK変調に限るものではなく、そのデータレートや品質に応じてBPSK変調あるいは任意の相数の多相PSK変調としてもよい。

【0058】

【発明の効果】以上説明したように本発明のスペクトル拡散通信装置は、低速データの1シンボルを分割して第1のデータとして複数符号チャンネルに割り当てられるようにし、高速のデータは第2のデータとして割り当て、前者のデータ周期を制御して後者の信号点配置を適応的に変化させるようなQPSK変調を割り当てられた符号チャンネルについて行う。さらに伝送すべきデータがある場合は、並列に通信路の状況、データ毎に必要な品質に応じて適切なデータレートを設定してBPSKあるいはQPSKといった位相シフトキーイングを行い、符号チャンネルを割り当てる。そして、全ての符号チャンネルを多重化して送信することができる。

【0059】また、受信側では割り当てられた全ての符号チャンネルについて送信時の位相変調に対応した復調を行い、さらに適応的にQPSK変調された第1のデータである低速データと第2のデータである高速データについては、複数の符号チャンネルに分割された第1のデータのシンボルを優先的に再復調を行った後、各符号チャンネルの第2のデータの復調を行うようにしている。これにより、低速データのシンボルタイミングを変えず処理利得の向上と復調の高速化が図れ、高速データはQPSK変調にかかわらずBPSKと同等の誤り特性が得られるようになる。したがって、各チャンネルに要求されるデータの品質、伝送レート、遅延時間に応じて可変データレート伝送、データの階層化伝送といったCDMAによる高速データ伝送を行えるようになる。

【図面の簡単な説明】

【図1】本発明のスペクトル拡散通信装置の実施の形態であるスペクトル拡散通信装置送信部の概略的な構成を示す図である。

【図 2】本発明に係るスペクトル拡散通信装置送信部におけるフレーム生成部 A の概略的な構成を示す図である。

【図 3】本発明に係るスペクトル拡散通信装置送信部におけるフレーム生成部 B の概略的な構成を示す図である。

【図 4】本発明に係るスペクトル拡散通信装置送信部における変調部 A の概略的な構成を示す図である。

【図 5】本発明に係るスペクトル拡散通信装置送信部における変調部 B の概略的な構成を示す図である。

【図 6】本発明のスペクトル拡散通信装置の実施の形態であるスペクトル拡散通信装置受信部の概略的な構成を示す図である。

【図 7】本発明に係るスペクトル拡散通信装置受信部における再復調部の概略的な第 1 の構成例を示す図である。

【図 8】本発明に係るスペクトル拡散通信装置受信部における再復調部の概略的な第 2 の構成例を示す図である。

【図 9】本発明のスペクトル拡散通信装置における信号点配置を示す図である。

【図 10】本発明のスペクトル拡散通信装置におけるフレーム仕様の一例を示す図である。

【図 11】本発明のスペクトル拡散通信装置におけるデータ構成の一例を示す図である。

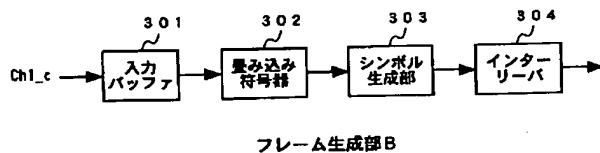
【図 12】本発明のスペクトル拡散通信装置における誤り率特性を示す図である。

【図 13】従来のデータ構成を示す図である。

#### 【符号の説明】

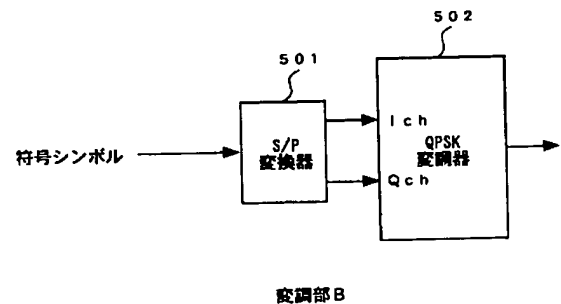
101 送信データ セレクタ  
102 フレーム生成部 A  
104, 111 フレーム生成部 B  
105 変調部 A  
106, 113 乗算器  
107, 114 増幅器  
108, 109, 110 データ送信部 A  
115 データ送信部 B

【図 3】

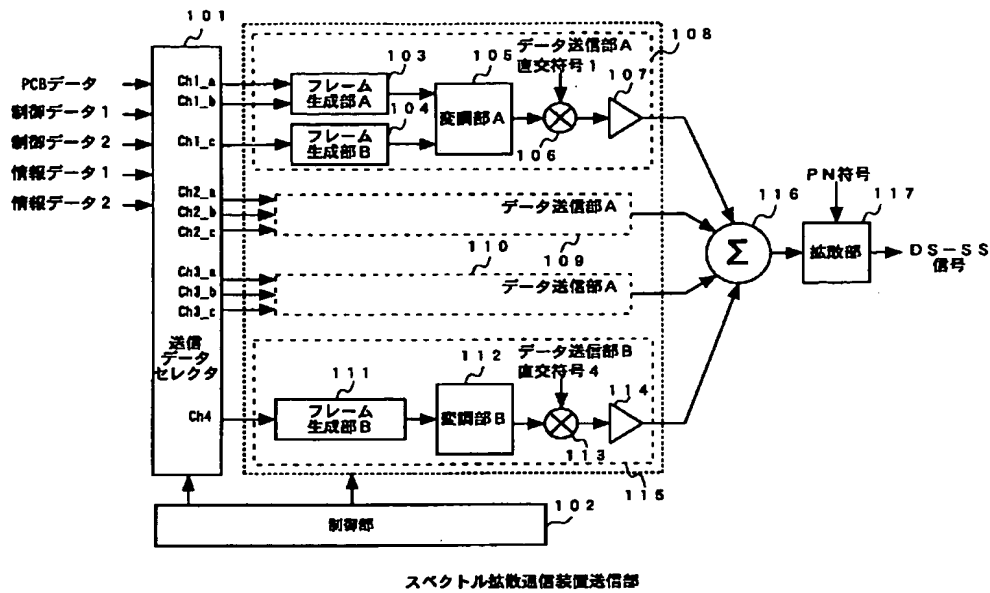


116 加算器  
117 拡散部  
201 Ch タイミング設定部  
202, 203, 301 入力バッファ  
204, 302 畳み込み符号器  
205, 303 シンボル生成部  
206, 304 インターリーブ  
207 セレクタ  
401 AND 回路  
402 EXOR 回路  
403 QPSK 変調器  
501 S/P 変換器  
502 QPSK 変調器  
601 A/D 変換器  
602 バッファ  
603 PN 発生器  
604 逆拡散部  
605 直交符号発生器  
606 逆直交変換部  
607 復調部  
608 チャンネル合成部  
609 再復調部  
610 データ合成部  
611 復号部  
701, 801 Ch タイミング設定部  
702 データ セレクタ  
703, 802 遅延部  
704 出力制御部  
705  $\pi/4$  移相器  
706  $-\pi/4$  移相器  
707, 810 積分制御部  
708, 709, 805 積分ダンプ部  
710, 806 比較判定部  
711, 804, 807 移相器  
712, 808 1:2 セレクタ  
713, 809 2:1 セレクタ  
803 I, Q 乗算器

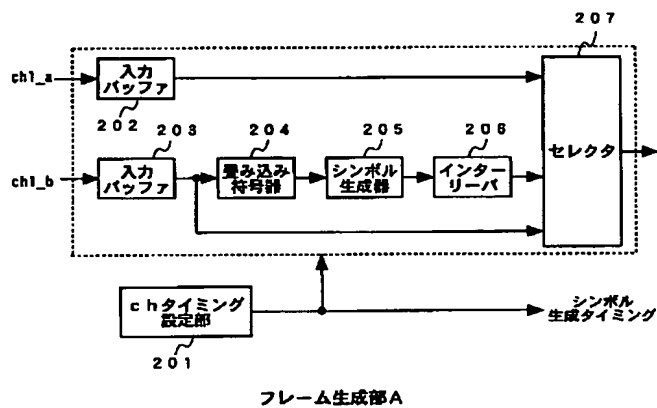
【図 5】



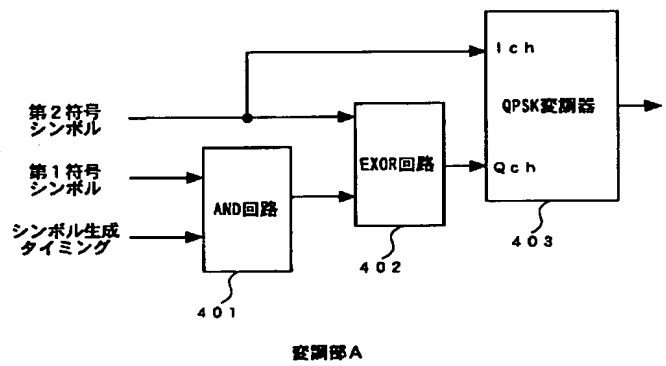
【図 1】



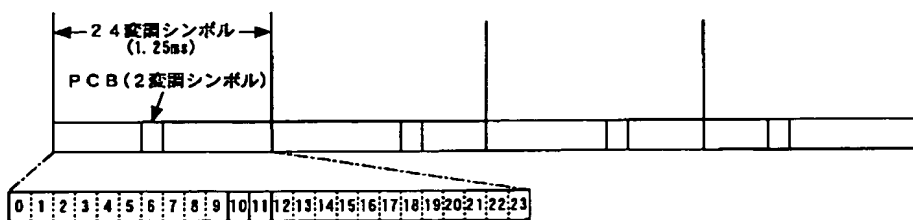
【図 2】



【図 4】

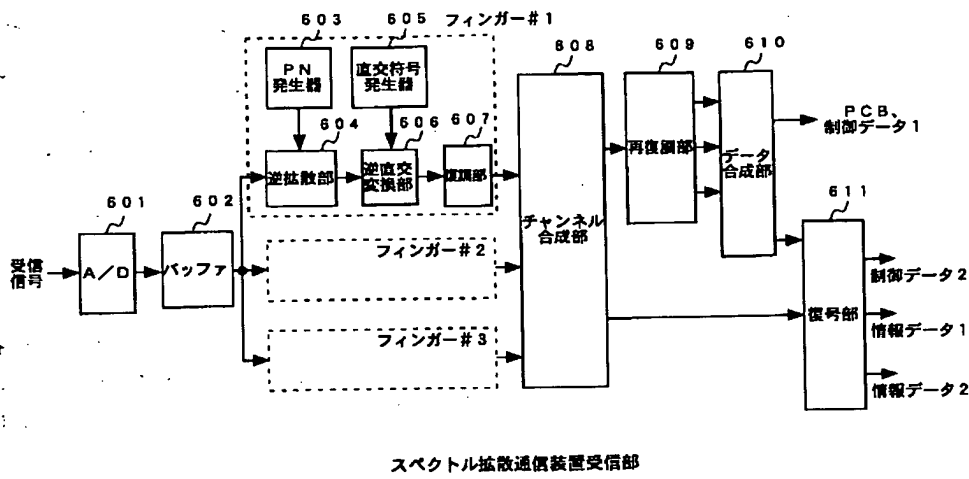


【図 13】

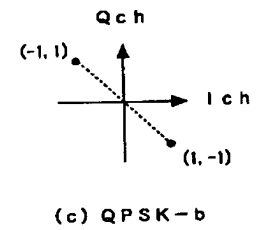
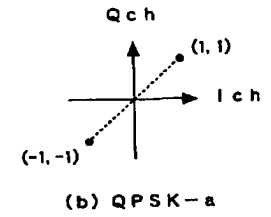
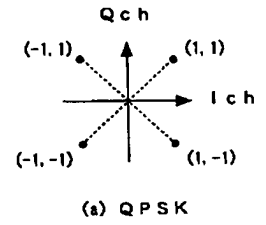


データ構成

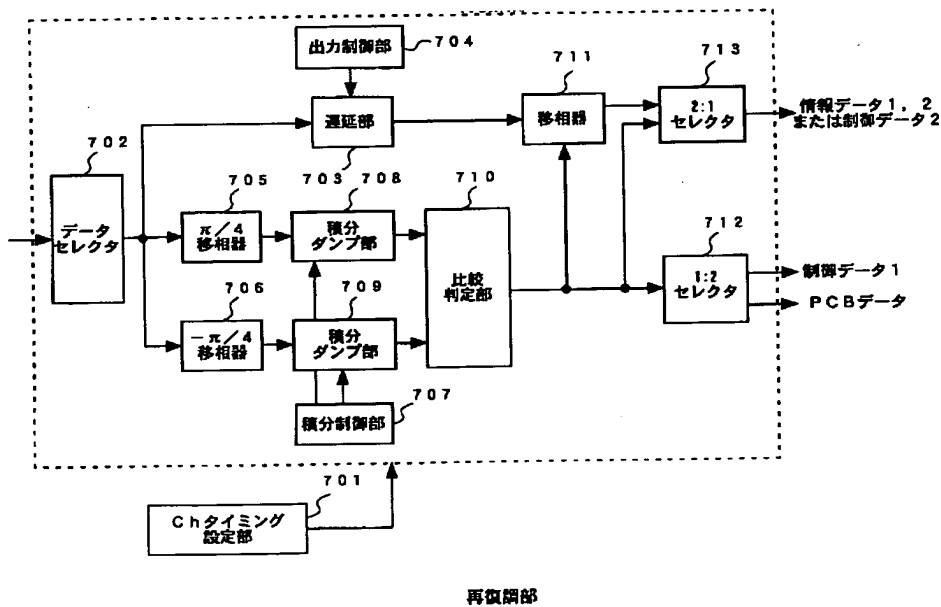
【図 6】



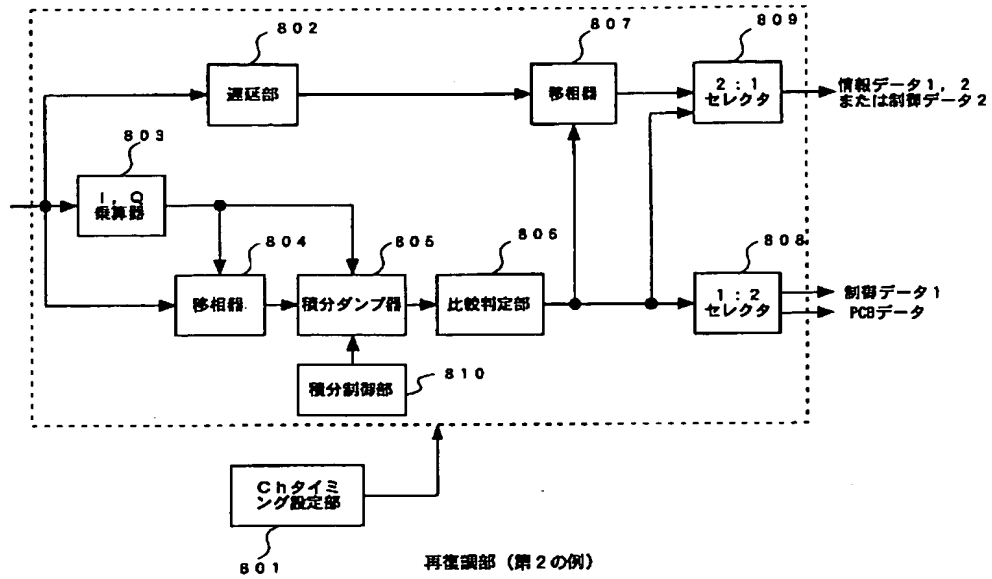
【図 9】



【図 7】



【図 8】



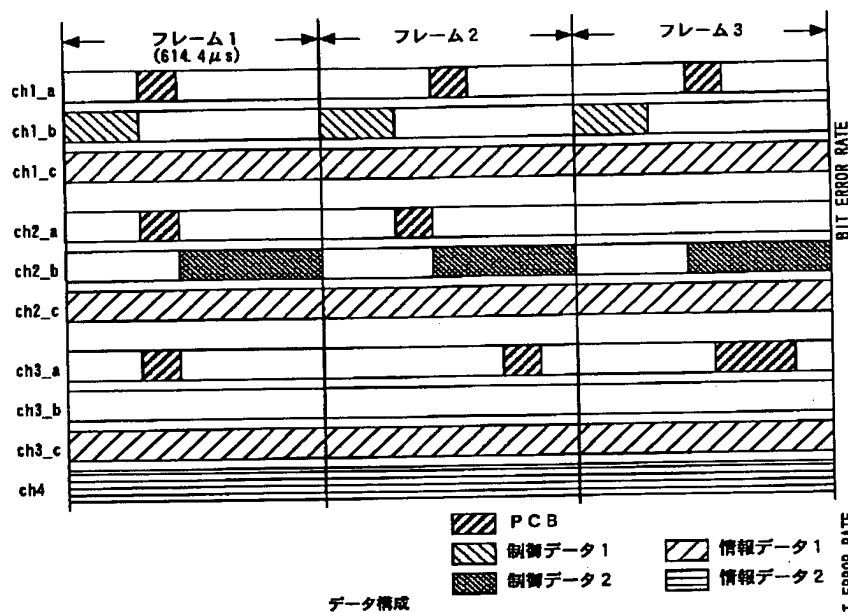
【図 10】

チップレート: 40 Mcps

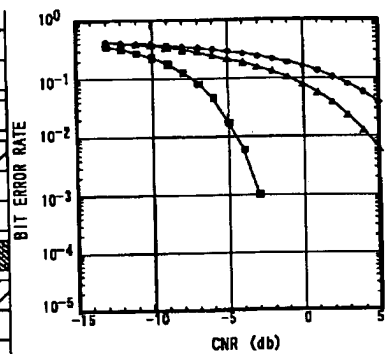
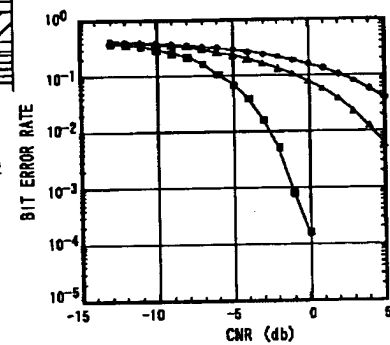
Ch	ビット レート	FEC 符号化率	ビット数 /PCG	符号シンボル数 /PCG	変調シンボル数 /PCG	Gp	変調方式	重み付け
PCBデータ (Ch1_a, Ch2_a, Ch3_a使用)	1.625k	1	1	1	1	64×96	BPSK	-
制御データ 1 (Ch1_b使用)	16.27k	1	10	10	10	64×16	BPSK	-
制御データ 2 (Ch2_b使用)	16.27k	1/2	10	20	20	64×16	BPSK	-
情報データ 1 (Ch1_c, Ch2_c, Ch3_c使用)	312.5k×3	1/2	192×3	384×3	384×3	64	BPSK	1
情報データ 2 (Ch4使用)	937.5k	3/4	576	768	384	64	QPSK	2

フレーム仕様

【図 11】



【図 12】

(a)  $G_p = 64 \times 64$ (b)  $G_p = 64 \times 32$ 